



DDR4 SO-DIMM



3200(CL22)

16GB

1.0 Descrição Geral

AD4S3200316G22-BHYD é DDR4-3200(CL22)-22-22 SDRAM módulo de memória. O SPD é programada para padrão de latência JEDEC 3200Mbps temporização de 22-22-22 a 1.2V. O módulo é composto de 8Gb CMOS DDR4 SDRAMs em FBGA pacote e um 4Kbit EEPROM em 8 pinos TDFN pacote em uma placa de circuito impresso de epóxi-vidro de 260 pinos.

O módulo é um Módulo de Memória Duplo Em-Linha e destinado a motagem para 260 pinos soquetes de conector de borda. O design síncrono permite um controle preciso do ciclo com o uso do sistema clock.

Dados de transações I/O são possíveis em ambas as bordas do DQS. Faixa de frequências operacionais, latências programáveis e comprimentos de rajada permitem que o mesmo dispositivo seja útil para uma variedade alta largura de banda, aplicações de sistema de memória de alto desempenho.

2.0 Características Principais

Alimentação de Energia (Normal)

VDD & VDDO = 1.2V \pm 0.06V

VPP = 2.5V +0.25V / -0.125V

VDDSPD = 2.5V (2.25V to 3.6V)

1.2V Pseudo dreno aberto I/O

Comprimento explosão(BL) 8 e 4 corte explosão(BC)

Bi-direcional

Estroboscópio de dados diferencial (DQS e /DQS)

Operação de entrada de clock diferencial

DLL alinha DQ e DQS transição com CK

transição

16 bancos internos; 4 grupos de 4 bancos cada

Autocalibração interna através do pino ZQ

(RZQ:240 ohm \pm 1 %)

Modo de auto atualização

Atualização automática de baixo consumo de energia (LPASR)

Atualização controlada por temperatura (TCR)

Tc de 0°C até 95°C

64ms,8192-atualização ciclo de 0°C a 85°C

32ms,8192-atualização ciclo de 85°C a 95°C

8-bit arquitetura pré-busca

No final da terminaçã, Nominal, Parque, e

ODT Dinâmico

Inversão barramento dados para barramento de dados (DBI)

Comando / Paridade de endereço

Barramento de dados de escrita CRC

Produtos sem chumbo e sem halogênio são

Compatível com RoHS